

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005年1月27日 (27.01.2005)

PCT

(10) 国際公開番号  
WO 2005/008318 A1

(51) 国際特許分類7: G02F 1/13, 1/1368, G01R 31/00  
 (74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門1丁目2番3号虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).

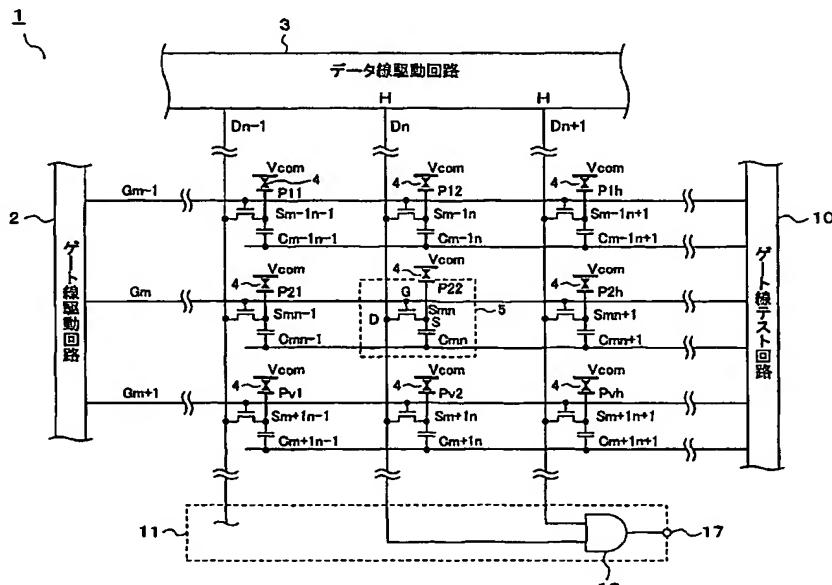
(21) 国際出願番号: PCT/JP2004/010552  
 (22) 国際出願日: 2004年7月16日 (16.07.2004)  
 (25) 国際出願の言語: 日本語  
 (26) 国際公開の言語: 日本語  
 (30) 優先権データ:  
 特願2003-277603 2003年7月22日 (22.07.2003) JP  
 (71) 出願人(米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 Tokyo (JP).  
 (72) 発明者; および  
 (75) 発明者/出願人(米国についてのみ): 安藤 直樹 (ANDO, Naoki) [JP/JP].

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.  
 (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

[統葉有]

(54) Title: INSPECTION METHOD, SEMICONDUCTOR DEVICE, AND DISPLAY DEVICE

(54) 発明の名称: 検査方法、半導体装置、及び表示装置



2...GATE LINE DRIVE CIRCUIT  
 3...DATA LINE DRIVE CIRCUIT  
 10...GATE LINE TEST CIRCUIT

(57) Abstract: It is possible to effectively inspect a line defect of a data line and a gate line in a liquid crystal display device. A logic circuit for inspection is arranged according to the wire layout structure of a semiconductor substrate of the liquid crystal display device. The input of this logic circuit is connected to an end of the data line. When performing inspection, an inspection drive signal corresponding to a predetermined logic value is applied to the data line and the output of the logic circuit obtained here is used to judge the defect of the data line. This means that the defect of the data line can be judged by the logic value outputted from the logic circuit, i.e., the state of the binary value. Moreover, such a structure is applied to the gate line.

[統葉有]

WO 2005/008318 A1



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:  
— 國際調査報告書

---

(57) 要約: 液晶表示装置におけるデータ線、ゲート線の線欠陥を効率的に検査できるようにする。液晶表示装置の半導体基板の配線レイアウト構造に応じて、検査用の論理回路を設け、この論理回路の入力に、データ線の端部を接続する。検査のときには、所定の論理値に対応する検査用駆動信号をデータ線に印加し、このときに得られる論理回路の出力によりデータ線の欠陥を判定する。これはデータ線の欠陥は、論理回路の出力である論理値、つまり2値の状態によって判定できることを意味する。また、このような構成をゲート線にも適用する。